

■ 产品简介

74HC00 是一款采用先进 CMOS 技术设计的低功耗 2 输入与非门集成电路。它内部集成有四组 2 输入端与非门电路，每组门电路均设计成具有缓冲级的推挽输出，具有较强的抗干扰和驱动能力。其逻辑功能和标准引脚定义与 54/74LS 系列逻辑门兼容。

■ 产品特点

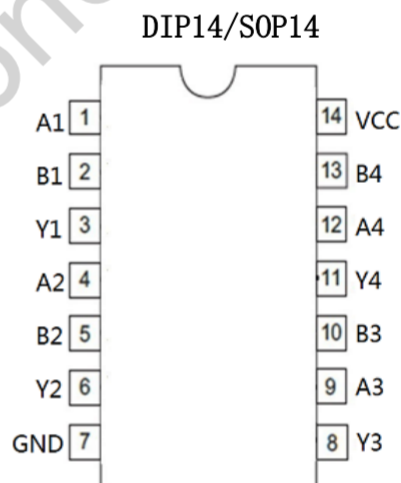
- 低输入电流： $\leq 1\mu\text{A}$
- 低静态功耗： $I_{CC} \leq 5.5\mu\text{A}$, @ $V_{CC}=6\text{V}$, $T_a=25^\circ\text{C}$
- 宽工作电压范围：2.0V to 6.0V
- 封装形式：DIP14、SOP14

■ 产品用途

- 数字逻辑驱动
- 其它应用领域
- 工控应用（如抢答器，程控设备）等

■ 封装形式和管脚功能定义

管脚序号	管脚定义	管脚序号	管脚定义
DIP14/SOP14		DIP14/SOP14	
1	A1	14	VCC
2	B1	13	B4
3	Y1	12	A4
4	A2	11	Y4
5	B2	10	B3
6	Y2	9	A3
7	GND	8	Y3



■ 极限参数

参数	符号	极限值	单位
工作电压	V_{CC}	6.5	V
输入/输出电压	V_{IN} 、 V_{OUT}	$-0.3 - V_{CC} + 0.3\text{V}$	V
单个管脚输出电流	I_{OUT}	± 25	mA
V_{CC} 或 GND 电流	I_{CC}	± 50	mA
耗散功率	P_D	500	mW
工作温度	T_A	0-70	$^\circ\text{C}$
存储温度	T_S	-65-150	$^\circ\text{C}$
引脚焊接温度	T_W	260, 10s	$^\circ\text{C}$

注：极限参数是指无论在任何条件下都不能超过的极限值。万一超过此极限值，将有可能造成产品劣化等物理性损伤；同时在接近极限参数下，不能保证芯片可以正常工作。

原理逻辑图


$$Y = \overline{AB}$$

真值表

Inputs		Output
A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

H=High logic level

L=low logic level

工作条件

项目	符号	最小值	典型值	最大值	单位
工作电压	V_{CC}	2	5	6	V
输入输出电压	V_{IN} 、 V_{out}	0		V_{CC}	V
输入上升/ 下降时间	T_r t_f	$V_{CC}=2.0V$	0	1000	ns
		$V_{CC}=4.5V$	0	500	ns
		$V_{CC}=6.0V$	0	400	ns
工作温度	T_A	0		60	°C

电学特性

 直流电学特性: $T_A=25^{\circ}C$

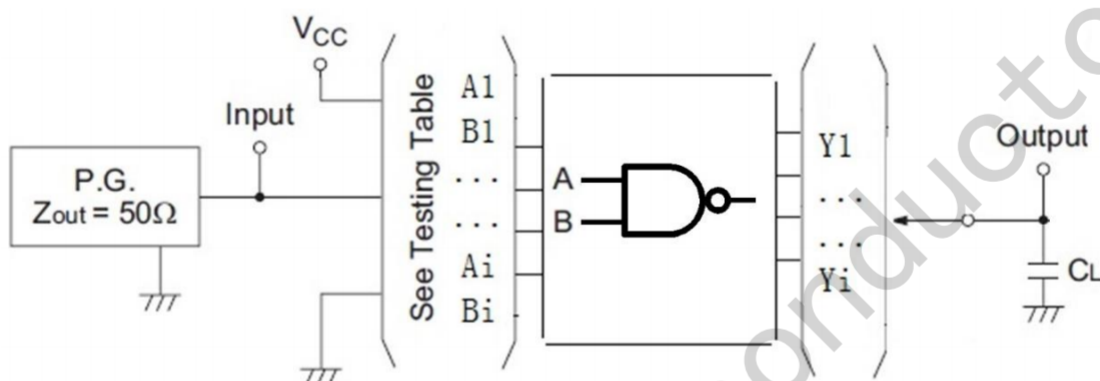
符号	项目	测试条件	$V_{CC}(V)$	最小值	典型值	最大值	单位
V_{IH}	高电平有效输入电压		2.0	1.5			V
			4.5	3.15			V
			6.0	4.2			V
V_{IL}	低电平有效输入电压		2.0			0.5	V
			4.5			1.35	V
			6.0			1.8	V
V_{OH}	高电平输出电压	$V_I = V_{IH} \text{ or } V_{IL}$ $ I_{OUT} \leq 20\mu A$	2.0	1.9			V
			4.5	4.4			V
			6.0	5.9			V
		$V_I = V_{IH}$ or V_{IL}	$ I_{OUT} \leq 4.0mA$	4.5	3.7	4.4	
	$ I_{OUT} \leq 5.2mA$	6.0	5.2	5.8		V	
V_{OL}	低电平输出电压	$V_I = V_{IH} \text{ or } V_{IL}$ $ I_{OUT} \leq 20\mu A$	2.0			0.1	V
			4.5			0.1	V
			6.0			0.1	V
		$V_I = V_{IH}$ or V_{IL}	$ I_{OUT} \leq 4.0mA$	4.5		0.06	0.4
	$ I_{OUT} \leq 5.2mA$	6.0		0.07	0.5	V	
I_{IN}	输入电流	$V_I = V_{CC} \text{ or } GND$	6.0			1	μA
I_{CC}	工作电流	$V_I = V_{CC} \text{ or } GND, I_{OUT} = 0\mu A$	6.0			5.5	μA

交流电学特性: $T_a=25^{\circ}\text{C}$ $V_{CC}=5.0\text{V}$, $t_r=t_f \leq 20\text{ns}$ 见测试方法。

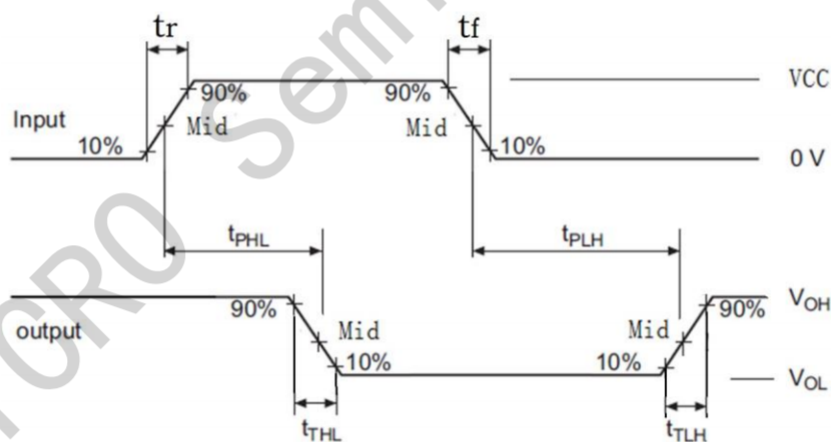
项目	符号	测试条件	最小值	典型值	最大值	单位
最大传输延迟时间 A、B to Y	t_{PHL}	$C_L=15\text{pF}$		18		ns
	t_{PLH}	$C_L=15\text{pF}$		14		ns

■ 测试方法

1、测试接线图



2、波形测量示意图

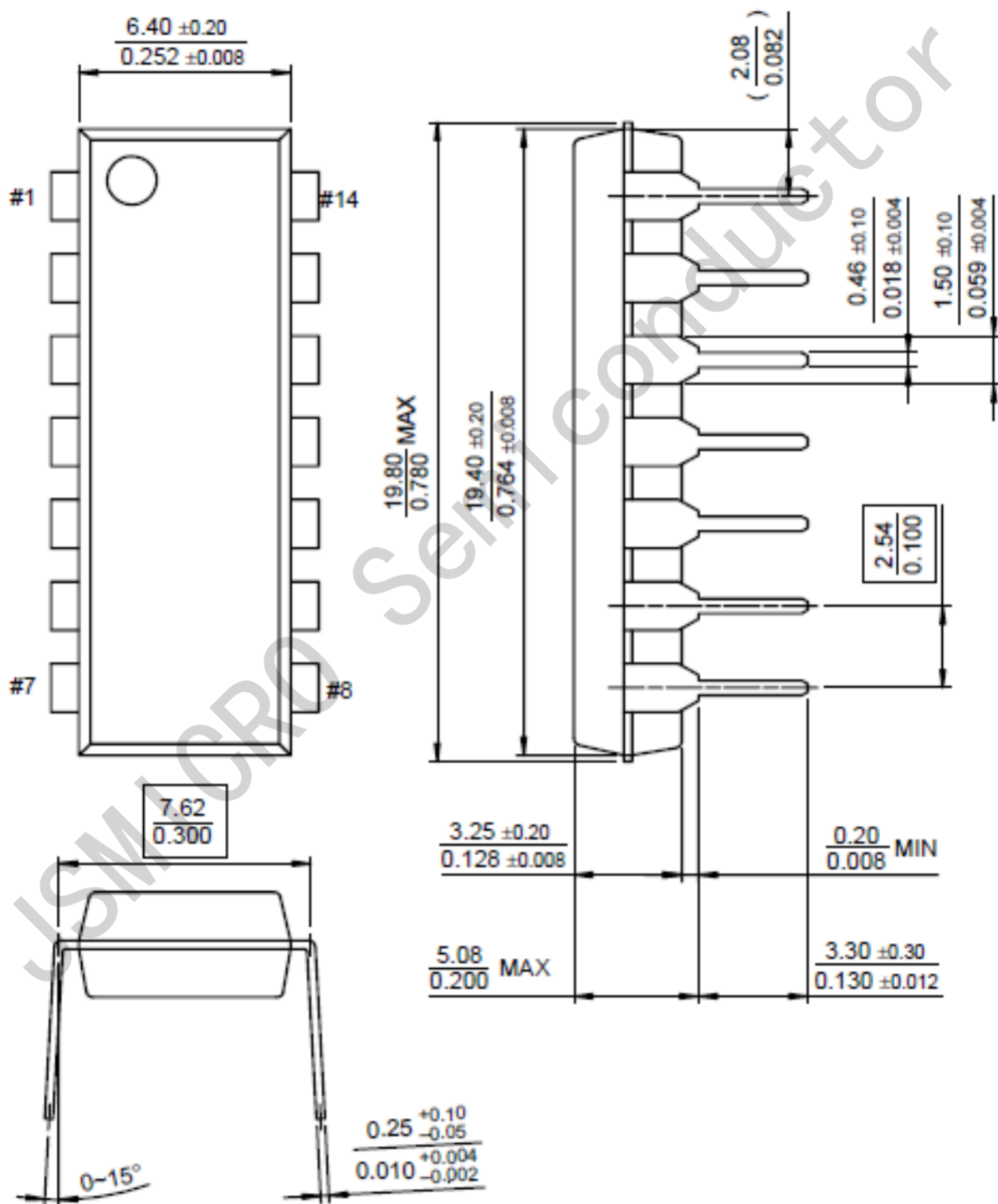


- 注: 1、See Testing Table 指交流电学特性表中相应测试项目;
 2、CL 电容为外接贴片电容 (0603), 靠近输出管脚接入, 电容地靠近芯片 GND;
 3、Input: 端口输入电平, $f=500\text{kHz}$, $D=50\%$; $t_r=t_f \leq 20\text{ns}$;
 4、Output: Y 端输出测试。

Package Information

DIP-14

单位：毫米 / 英寸



Package Information

SOP-14

